

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**
Федеральное государственное автономное образовательное учреждение
высшего образования
«Новосибирский национальный исследовательский государственный университет»
(Новосибирский государственный университет, НГУ)

**Физический факультет
Кафедра автоматизации физико-технических исследований**



ТВЕРЖДАЮ
Декан ФФ, д.ф.-м.н
В.Е.Блинов
2022 г.

Рабочая программа дисциплины

ЦИФРОВАЯ СХЕМОТЕХНИКА И АРХИТЕКТУРА ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ

**Направление: 03.03.02 Физика
Направленность (профиль): Физическая информатика**

Форма обучения
Очная

Семестр	Общий объем	Виды учебных занятий (в часах)				Промежуточная аттестация (в часах)				
		Контактная работа обучающихся с преподавателем			Самостоятельная работа, не включая период сессии	Самостоятельная подготовка к промежуточной аттестации	Контактная работа обучающихся с преподавателем			
		Лекции	Практические занятия	Консультации в период занятий			Консультации	Зачет	Дифференцированный зачет	Экзамен
1	2	3	4	5	6	7	8	9	10	11
4	144	32	32		56	18	4			2
Всего 144 часа /4 зачетные единицы, из них: - контактная работа 70 часов										
Компетенции ОПК-3										

Ответственный за образовательную программу
д.ф.-м.н., проф.

С. В. Цыбуля

Новосибирск, 2022

Содержание

1. Перечень планируемых результатов обучения по дисциплине, соотнесённых с планируемыми результатами освоения образовательной программы	3
2. Место дисциплины в структуре образовательной программы	3
3. Трудоемкость дисциплины в зачётных единицах с указанием количества академических часов, выделенных на контактную работу обучающегося с преподавателем (по видам учебных занятий) и на самостоятельную работу	4
4. Содержание дисциплины, структурированное по темам (разделам) с указанием отведённого на них количества академических часов и видов учебных занятий	4
5. Перечень учебной литературы	7
6. Перечень учебно-методических материалов по самостоятельной работе обучающихся	8
7. Перечень ресурсов информационно-телекоммуникационной сети «Интернет», необходимых для освоения дисциплины.	8
8. Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине.	8
9. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине.	8
10. Оценочные средства для проведения текущего контроля и промежуточной аттестации	9

1. Перечень планируемых результатов обучения по дисциплине, соотнесённых с планируемыми результатами освоения образовательной программы

Цель дисциплины «**Цифровая схемотехника и архитектура вычислительных систем**» – обучение принципам создания логических функциональных приборов для технических экспериментов, а также обучение базовым знаниям по организации построения современных компьютерных систем для нужд экспериментальной физики.

Дисциплина нацелена на формирование у выпускника следующей компетенции:

Результаты освоения образовательной программы (компетенции)	Индикаторы	Результаты обучения по дисциплине
ОПК-3. Способен понимать принципы работы современных информационных технологий и использовать их для решения задач профессиональной деятельности.	<p>ОПК - 3.1. Применяет различные источники информации для решения задач профессиональной сферы деятельности.</p> <p>ОПК – 3.2. Применяет основные приемы, возможности и правила работы со стандартными и специализированными программными продуктами при решении профессиональных задач.</p> <p>ОПК – 3.3. Применяет методологию поиска научной и технической информации в сети Интернет и специализированных базах данных.</p>	<p>Знать устройство процессоров, взаимодействие его частей и организацию системы команд процессоров; принципы построения многопроцессорных систем.</p> <p>Уметь разработать и верифицировать цифровые схемы и архитектуры компьютерных систем; оценивать и балансировать производительность одно- и многопроцессорных компьютерных систем.</p> <p>Использовать современными средствами разработки цифровых схем; принципами построения многопроцессорных систем.</p>

2. Место дисциплины в структуре образовательной программы

Дисциплина относится к циклу профессиональных дисциплин и реализуется в весеннем семестре 2-го курса для бакалавров, обучающихся по направлению подготовки **03.03.02 Физика**. В результате прохождения курса студенты знакомятся с методами анализа электронных схем и способами согласования информационно-управляющих устройств и подсистем в физико-технических исследованиях.

Дисциплина «Цифровая схемотехника и архитектура вычислительных систем» наравне с дисциплиной «Аналоговая электроника» открывает цикл физико-технических дисциплин и связан с дисциплинами этого цикла: «Физические основы микроэлектроники»; «Программируемые микроконтроллеры». Знания, получаемые студентами, прослушавшими курс, и навыки самостоятельной работы, полученной при выполнении лабораторных работ практикума курса, должны расширяться и развиваться в курсе «Программируемые микроконтроллеры». Курс «Цифровая схемотехника и архитектура вычислительных систем» расширит понимание принципов построения электронных устройств, используемых в физико-технических исследованиях.

Для успешного изучения материалов, даваемых курсом, студенты должны обладать знаниями школьного курса физики (разделы: электричество и магнетизм; структура вещества). Владеть аппаратом математического анализа: комплексные числа; преобразования Фурье. Предполагаются умение правильно применять измерительные устройства и навыки работы, полученные в «Измерительном практикуме» первого курса физического факультета.

3. Трудоемкость дисциплины в зачётных единицах с указанием количества академических часов, выделенных на контактную работу обучающегося с преподавателем (по видам учебных занятий) и на самостоятельную работу

Семестр	Общий объем	Виды учебных занятий (в часах)				Промежуточная аттестация (в часах)				
		Контактная работа обучающихся с преподавателем			Самостоятельная работа, не включая период сессии	Самостоятельная подготовка к промежуточной аттестации	Контактная работа обучающихся с преподавателем			
		Лекции	Практические занятия	Консультации в период занятий			Консультации	Зачет	Дифференцированный зачет	Экзамен
1	2	3	4	5	6	7	8	9	10	11
4	144	32	32		56	18	4			2
Всего 144 часа /4 зачетные единицы, из них: - контактная работа 70 часов										
Компетенции ОПК-3										

Реализация дисциплины предусматривает практическую подготовку при проведении следующих видов занятий, предусматривающих участие обучающихся в выполнении отдельных элементов работ, связанных с будущей профессиональной деятельностью: лекции, практические занятия, самостоятельная работа студента, экзамен.

Программой дисциплины предусмотрены следующие виды контроля:

Текущий контроль успеваемости: опрос студентов в начале каждого занятия.

Промежуточная аттестация: экзамен

Общая трудоемкость рабочей программы дисциплины составляет **144** академических часа/4 зачетные единицы:

- занятия лекционного типа – 32 часа;
- практические занятия – 32 часа;
- самостоятельная работа обучающегося в течение семестра, не включая период сессии – 56 часов;
- промежуточная аттестация (подготовка к экзамену, консультации, экзамен) – 24 часа.

Объём контактной работы обучающегося с преподавателем (занятия лекционного типа, практические занятия, экзамен) составляет 70 часов.

4. Содержание дисциплины, структурированное по темам (разделам) с указанием отведённого на них количества академических часов и видов учебных занятий

Дисциплина «**Цифровая схемотехника и архитектура вычислительных систем**» представляет собой семестровый курс, читаемый на 2-ом курсе физического факультета НГУ. Общая трудоемкость дисциплины составляет 4 зачетные единицы (144 академических часа).

№ п/п	Раздел дисциплины	Неделя семестра	Виды учебных занятий, включая самостоятельную работу студентов и трудоемкость (в часах)					Сам. работа в течение семестра (не включая период сессии)	Сам. работа во время промежуточной аттестации	Консультации перед экзаменом (часов)	Промежуточная аттестация (в часах)
			Всего	Аудиторные часы							
				Лекции	Практические занятия	Консультации в период занятий					
1	2	3	4	5	6	7	8	9	10	11	
1	Введение в цифровую схемотехнику	1	8	2	2		4				
2	Комбинационные схемы	2	8	2	2		4				
3	Арифметические устройства	3	8	2	2		4				
4	Синхронные схемы	4	8	2	2		4				
5	Цифровые автоматы	5	8	2	2		4				
6	Программируемые логические интегральные схемы	6	8	2	2		4				
7	Запоминающие устройства	7	8	2	2		4				
8	Введение в архитектуру ЭВМ	8	8	2	2		4				
9	Функциональная и структурная организация процессора. Операционные блоки, блоки операции с плавающей запятой.	9	8	2	2		4				
10	Микропрограммное управление. Контроль выполнения последовательности команд. Система команд. Организация данных и способы адресации. Особенности CISC и RISC архитектур.	10	10	4	2		4				

11	Организация памяти ЭВМ. Иерархия памяти, расслоение памяти.	11-12	14	4	4		6			
12	Кэш-память, когерентность кэш-памяти, кэш-память в многопроцессорных системах. Виртуальная память, сегментация и страничная организация.	13-14	14	4	4		6			
13	Основные стадии выполнения команды. Конвейерная организация ЭВМ.	15-16	12	4	4		4			
14	Групповая консультация		4						4	
15	Самостоятельная подготовка обучающегося к экзамену		18					18		
16	Экзамен		2							2
ИТОГО			144	32	32		56	18	4	2

Программа лекций.

1. Введение: принципы цифровой схмотехники. Базовые логические элементы. Эквивалентность базовых логических схем. Дизъюнктивная нормальная форма. Оптимизация схем.
2. Комбинационные логические схемы. Приоритетные шифраторы и мультиплексоры. Дешифраторы и демультимплексоры.
3. Цифровые компараторы. Программируемые логические матрицы (ПЛМ). Эффективность ПЛМ, ограничение применения ПЛМ.
4. Арифметические устройства. Полусумматор, полный сумматор. Разрядность сумматора и «схема ускоренного переноса».
5. Арифметико-логическое устройство (АЛУ). Разновидности АЛУ. Вычисления с плавающей точкой. Схемы цифрового умножения.
6. Синхронные схемы: счетный триггер и параллельный регистр. Сдвиговый регистр. Проблемы синхронизации элементов схемы.
7. Синхронный счётчик: двоичный, двоично-десятичный. Реверсивный счётчик. Счётчики – элементы АЛУ.
8. Цифровые автоматы. Автоматы комбинационные, автоматы последовательностные. «Полностью определенный» и «не полностью определённый» автоматы
9. Области применения цифровых автоматов. Реализации цифровых автоматов.
10. Программируемые логические интегральные схемы (ПЛИС). Схмотехническая организация ПЛИС. Характеристики ПЛИС.
11. Методы и средства программирования ПЛИС. Сопряжение ПЛИС и других цифровых схем.
12. Запоминающие устройства (ЗУ). Типы ЗУ: «оперативное» (ОЗУ); «постоянное» (ПЗУ). Схмотехника и организация ОЗУ: статическая память, динамическая память.

13. Схемотехника и организация ПЗУ. Электрически перепрограммируемое ПЗУ. ПЗУ, как элемент цифрового автомата.
14. Введение в архитектуру ЭВМ.

План практических занятий:

1. Знакомство с САПР ПЛИС «MAX+PLUS II». Проектирование простейших цифровых схем: «исключающее ИЛИ»; RS-триггер.
2. Спроектировать полный однобитный вычитатель с помощью ДНФ.
3. Спроектировать шифратор «8 в 3». Расширить схему до «16 в 4»
4. Спроектировать дешифратор «3 в 8». Модифицировать схему в:
 - а) дешифратор 7-сегментного кода.
 - б) мультиплексор «8 в 1»
5. Спроектировать параллельный компаратор (4-х разрядный) в вариантах:
 - а) для чисел без знака
 - б) для чисел в двоично-дополнительном коде
 - с) для чисел с плавающей запятой
6. Спроектировать последовательный компаратор в вариантах:
 - а) для чисел без знака
 - б) для чисел в двоично-дополнительном коде
 - с) для чисел с плавающей запятой
7. Спроектировать 16-ти разрядный циклический сдвигатель.
8. Спроектировать полный 4-х разрядный сумматор и модули кратного расширения сумматора.
9. Спроектировать синхронный 4-х разрядный реверсивный счетчик с:
 - а) параллельной загрузкой
 - б) последовательной загрузкой :)
10. Спроектировать автомат, обнаруживающий 3 последовательных одинаковых бита в последовательном сигнале.

Самостоятельная работа студентов (74 часа)

Перечень занятий на СРС	Объем, час
Подготовка к практическим занятиям.	28
Повторение изученного материала	28
Подготовка к экзамену	18

5. Перечень учебной литературы

1. Бессонов, Лев Алексеевич Теоретические основы электротехники: Электрические цепи : [Учеб. для электротехн., энерг. и приборостроит. спец. вузов] / Л.А. Бессонов 8-е изд., перераб. и доп. М. : Высш. шк., 1984 559 с. : ил. ; 22 см. Библиогр.: с. 544-545. (1 экз.)
2. Таненбаум, Эндрю С. Архитектура компьютера : [пер. с англ.] / Э. Таненбаум, Т. Остин 6-е изд. Санкт-Петербург [и др.] : ПИТЕР, 2013 811 с. : ил. ; 24 см. (Классика Computer Science) Пер. изд.: Structured Computer Organization / Andrew S. Tanenbaum, Todd Austin. - 6th ed. - Boston [et al.]: Pearson: Prentice Hall, 2013 Алф. указ.: с. 791-811 12+ISBN 978-5-496-00337-7 (4 экз.).
3. Майерс, Гленфорд Дж. Архитектура современных ЭВМ : В 2 кн. / Пер. с англ. под ред. В.К. Потоцкого. [Кн.] 1 М. : Мир, 1983 364 с. : ил. Библиогр. в конце глав. (11 экз.)

6. Перечень учебно-методических материалов по самостоятельной работе обучающихся

4. Э. Клингман, Проектирование микропроцессорных систем, пер. с англ. к.т.н. В.А. Балыбердина, В.А. Зинченко под ред. д.т.н. С.Д. Пашкевича, М.: Мир, Москва, 1980, – 576 с.
5. Э. Клингман, Проектирование специализированных микропроцессорных систем, пер. с англ. к.т.н. В.И. Гуревича, Н.П. Фурсикова, М.: Мир, Москва, 1985. – 364 с.

7. Перечень ресурсов информационно-телекоммуникационной сети «Интернет», необходимых для освоения дисциплины.

7.1 Ресурсы сети Интернет

Для освоения дисциплины используются следующие ресурсы:

- электронная информационно-образовательная среда НГУ (ЭИОС);
- образовательные интернет-порталы;
- информационно-телекоммуникационная сеть Интернет.

7.2 Современные профессиональные базы данных

Не используются.

8. Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине.

8.1 Перечень программного обеспечения

Для обеспечения реализации дисциплины используется стандартный комплект программного обеспечения (ПО), включающий регулярно обновляемое лицензионное ПО Windows и MS Office.

Использование специализированного программного обеспечения для изучения дисциплины не требуется.

8.2 Информационные справочные системы

Не используются.

9. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине.

Для реализации дисциплины используются специальные помещения:

1. Учебные аудитории для проведения занятий лекционного типа, лабораторных занятий и промежуточной аттестации.
2. Помещения для самостоятельной работы обучающихся.

Учебные аудитории укомплектованы специализированной мебелью и техническими средствами обучения, служащими для представления учебной информации большой аудитории.

Помещения для самостоятельной работы обучающихся оснащены компьютерной техникой с возможностью подключения к сети "Интернет" и обеспечением доступа в электронную информационно-образовательную среду НГУ.

Материально-техническое обеспечение образовательного процесса по дисциплине для обучающихся из числа лиц с ограниченными возможностями здоровья осуществляется согласно «Порядку организации и осуществления образовательной деятельности по образовательным программам для инвалидов и лиц с ограниченными возможностями здоровья в Новосибирском государственном университете».

10. Оценочные средства для проведения текущего контроля и промежуточной аттестации

10.1 Порядок проведения текущего контроля и промежуточной аттестации по дисциплине

Текущий контроль успеваемости

Текущий контроль успеваемости осуществляется в ходе семестра путем опроса студентов в начале каждого занятия на темы, рассмотренные на предыдущем занятии.

Промежуточная аттестация

Освоение компетенций оценивается согласно шкале оценки уровня сформированности компетенции. Положительная оценка по дисциплине выставляется в том случае, если заявленная компетенция ОПК-3 сформирована не ниже порогового уровня в части, относящейся к формированию способности использовать современные информационные технологии и программные средства при решении задач профессиональной деятельности, соблюдая требования информационной безопасности.

Окончательная оценка работы студента в течение семестра происходит на экзамене. Экзамен проводится в конце семестра в сессию в устной форме. Вопросы подбираются таким образом, чтобы проверить уровень сформированности компетенции ОПК-3.

Вывод об уровне сформированности компетенций принимается преподавателем. Каждый вопрос билета оценивается от 0 до 5 баллов. Положительная оценка ставится, когда все компетенции освоены не ниже порогового уровня. Оценки «отлично», «хорошо», «удовлетворительно» означают успешное прохождение промежуточной аттестации.

Соответствие индикаторов и результатов освоения дисциплины

Таблица 10.1

Индикатор	Результат обучения по дисциплине	Оценочные средства
ОПК - 3.1. Применяет различные источники информации для решения задач профессиональной сферы деятельности.	Знать устройство процессоров, взаимодействие его частей и организацию системы команд процессоров; принципы построения многопроцессорных систем.	Опрос, экзамен.
ОПК – 3.2. Применяет основные приемы, возможности и правила работы со стандартными и специализированными программными продуктами при решении профессиональных задач. ОПК – 3.3. Применяет методологию поиска научной и	Уметь разработать и верифицировать цифровые схемы и архитектуры компьютерных систем; оценивать и балансировать производительность одно- и многопроцессорных компьютерных систем. Использовать современными средами разработки цифровых схем; принципами построения многопроцессорных систем.	Опрос, экзамен.

технической информации в сети Интернет и специализированных базах данных.		
---	--	--

10.2 Описание критериев и шкал оценивания индикаторов достижения результатов обучения по дисциплине «Цифровая схемотехника и архитектура вычислительных систем».

Таблица 10.2

Критерии оценивания результатов обучения	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Уровень освоения компетенции			
		Не сформирован (0 баллов)	Пороговый уровень (3 балла)	Базовый уровень (4 балла)	Продвинутый уровень (5 баллов)
1	2	3	4	5	6
Полнота знаний	ОПК 3.1	Уровень знаний ниже минимальных требований. Имеют место грубые ошибки.	Демонстрирует общие знания базовых понятий по темам/разделам дисциплины. Допускается значительное количество негрубых ошибок.	Уровень знаний соответствует программе подготовки по темам/разделам дисциплины. Допускается несколько негрубых/несущественных ошибок. Не отвечает на дополнительные вопросы.	Уровень знаний соответствует программе подготовки по темам/разделам дисциплины. Свободно и аргументированно отвечает на дополнительные вопросы.
Наличие умений	ОПК 3.2 ОПК 3.3	Отсутствие минимальных умений. Не умеет решать стандартные задачи. Имеют место грубые ошибки.	Продемонстрированы частично основные умения. Решены типовые задачи. Допущены негрубые ошибки.	Продемонстрированы все основные умения. Решены все основные задания с негрубыми ошибками или с недочетами.	Продемонстрированы все основные умения. Решены все основные задания в полном объеме без недочетов и ошибок.

10.3 Типовые контрольные задания и материалы, необходимые для оценки результатов обучения

Примерные вопросы на экзамен:

- Область цифровой схемотехники, этапы разработки электронных устройств. Параметры и характеристики базовых элементов цифровых устройств. Логические элементы; синтез комбинационных схем; оптимизация комбинационных схем. Коды: прямой, обратный, дополнительный, модифицированный, Грея, Хемминга. Представление данных с фиксированной и плавающей запятой. Языки описания аппаратуры.
- Комбинационные схемы. Дешифраторы, шифраторы, приоритетные шифраторы. Мультиплексоры, демультиплексоры, сдвигатели, компараторы, генераторы четности, преобразователи кодов, шины. Реализация комбинационных схем на языках описания аппаратуры.

3. Арифметические устройства. Полусумматор, полный сумматор, параллельный сумматор; сумматор/вычитатель. Схемы ускоренного переноса; арифметико-логические устройства. Умножитель. Операционные блоки с плавающей запятой.
4. Синхронные схемы. RS-, D-, JK- триггеры. Защелки; асинхронные и синхронные счетчики. Регистры. Последовательно-параллельное и параллельно-последовательное преобразование.
5. Автоматы. Цифровые автоматы; автомат Мура; автомат Милле. Реализация автоматов на языках описания аппаратуры.
6. Программируемые логические интегральные схемы. Программируемые логические устройства. Вентильные матрицы, программируемые пользователем.
7. Системы организации памяти ЭВМ. Статическая память; динамическая память; флеш-память. Память в программируемых логических интегральных схемах.
8. Организация ЭВМ. Процессор, память, ввод/вывод, система команд, периферийные устройства.
5. Особенности CISC и RISC архитектур.
6. Организация памяти ЭВМ. Иерархия памяти, расслоение памяти. Кэш-память, когерентность кэш-памяти, кэш-память в многопроцессорных системах.
7. Виртуальная память, сегментация и страничная организация.
8. Основные стадии выполнения команды. Конвейерная организация ЭВМ. Суперскалярность, суперконвейер. Кремниевая компиляция.
9. VLIW, EPIC-архитектуры.
10. Организация ввода-вывода. Прямой доступ к памяти.
11. Организация прерываний в ЭВМ, исключения.
12. Периферийные устройства. Шины. Асинхронные, синхронные.
13. Организация последовательных шин. Классификация периферийных устройств.
14. Сигнальные процессоры.
15. Графические процессоры.
16. Микроконтроллеры.

Форма экзаменационного билета представлена на рисунке

Оценочные материалы по промежуточной аттестации, предназначенные для проверки соответствия уровня подготовки по дисциплине требованиям СУОС, хранятся на кафедре-разработчике РПД в печатном и электронном виде.

**Лист актуализации рабочей программы
по дисциплине «Цифровая схемотехника и архитектура вычислительных систем»
Направление: 03.03.02 Физика
Направленность (профиль): Физическая информатика**

№	Характеристика внесенных изменений (с указанием пунктов документа)	Дата и № протокола Учёного совета ФФ НГУ	Подпись ответственного