

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**
Федеральное государственное автономное образовательное учреждение
высшего образования
«Новосибирский национальный исследовательский государственный университет»
(Новосибирский государственный университет, НГУ)

**Физический факультет
Кафедра физико-технической информатики**



УТВЕРЖДАЮ
Декан ФФ, д.ф.-м.н
В.Е.Блинов
2022 г.

**Рабочая программа дисциплины
ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ**

**Направление: 03.03.02 Физика
Направленность (профиль): Физическая информатика**

Форма обучения
Очная

Семестр	Общий объем	Виды учебных занятий (в часах)				Промежуточная аттестация (в часах)				
		Контактная работа обучающихся с преподавателем			Самостоятельная работа, не включая период сессии	Самостоятельная подготовка к промежуточной аттестации	Контактная работа обучающихся с преподавателем			
		Лекции	Лабораторные занятия	Консультации в период занятий			Консультации	Зачет	Дифференцированный зачет	Экзамен
1	2	3	4	5	6	7	8	9	10	11
6	108	32			38				2	
Всего 72 часа / 2 зачётные единицы, из них: - контактная работа 34 часа										
Компетенции ПК-1										

Ответственный за образовательную программу
д.ф.-м.н., проф.

С. В. Цыбуля

Новосибирск, 2022

Содержание

1. Перечень планируемых результатов обучения по дисциплине, соотнесённых с планируемыми результатами освоения образовательной программы.	3
2. Место дисциплины в структуре образовательной программы.	3
3. Трудоёмкость дисциплины в зачётных единицах с указанием количества академических часов, выделенных на контактную работу обучающегося с преподавателем (по видам учебных занятий) и на самостоятельную работу.	4
4. Содержание дисциплины, структурированное по темам (разделам) с указанием отведённого на них количества академических часов и видов учебных занятий.	4
5. Перечень учебной литературы.	7
6. Перечень учебно-методических материалов по самостоятельной работе обучающихся.	7
7. Перечень ресурсов информационно-телекоммуникационной сети «Интернет», необходимых для освоения дисциплины.	7
8. Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине.	7
9. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине.	7
10. Оценочные средства для проведения текущего контроля успеваемости и промежуточной аттестации по дисциплине.	8

1. Перечень планируемых результатов обучения по дисциплине, соотнесённых с планируемыми результатами освоения образовательной программы.

Цель освоения дисциплины «**Цифровые интегральные схемы**» – дать студентам базовые знания по цифровой электронике, необходимые для понимания процессов при получении, обработке и передаче информации в современных электронных системах экспериментальных установок. Для достижения поставленной цели ставятся следующие задачи:

1. изучение основных функциональных блоков цифровой электроники;
2. изучение технологий производства цифровых микросхем и цифровой электроники;
3. изучение функционального устройства процессора и последовательности действий функциональных блоков процессора при исполнении команд.

При построении экспериментальных установок в настоящее время невозможно обойтись без цифровых систем сбора и обработки данных. Данный курс даёт понимание студентам о фундаментальных принципах работы таких систем и поможет в будущем самим разрабатывать цифровые электронные системы экспериментальных установок.

Дисциплина нацелена на формирование у выпускника компетенции ПК-1.

Результаты освоения образовательной программы (компетенции)	Индикаторы	Результаты обучения по дисциплине
<p>ПК-1. Способность использовать специализированные знания в области физики и математики для описания физических явлений и процессов в соответствии с профилем подготовки и в зависимости от специфики объекта исследования.</p>	<p>ПК 1.1 Применяет специализированные знания в области физики при воспроизведении учебного материала с требуемой степенью научной точности и полноты.</p> <p>ПК 1.2 Использует специализированные знания при проведении научных изысканий в избранной области</p>	<p>Знать основные понятия булевой алгебры, устройство и способы производства цифровых схем различных технологий: ТТЛ, КМОП, ECL, элементы цифровой схемотехники, способы реализации запоминающих устройств, существующие технические и физические ограничения, основные современные методы обработки цифровой информации, устройство современных программируемых цифровых устройств и области их применения.</p> <p>Уметь строить простые цифровые схемы.</p>

2. Место дисциплины в структуре образовательной программы.

Курс «Цифровые интегральные схемы» реализуется для обучающихся по направлению подготовки 03.03.02 Физика. Дисциплина опирается на следующие разделы физики:

1. Радиоэлектроника.
2. Электроника систем регистрации элементарных частиц.

3. Трудоёмкость дисциплины в зачётных единицах с указанием количества академических часов, выделенных на контактную работу обучающегося с преподавателем (по видам учебных занятий) и на самостоятельную работу.

Семестр	Общий объем	Виды учебных занятий (в часах)				Промежуточная аттестация (в часах)				
		Контактная работа обучающихся с преподавателем			Самостоятельная работа, не включая период сессии	Самостоятельная подготовка к промежуточной аттестации	Контактная работа обучающихся с преподавателем			
		Лекции	Лабораторные занятия	Консультации в период занятий			Консультации	Зачет	Дифференцированный зачет	Экзамен
1	2	3	4	5	6	7	8	9	10	11
					38				2	
Всего 72 часа / 2 зачётные единицы, из них: - контактная работа 34 часа										
Компетенции ПК-1										

Реализация дисциплины предусматривает практическую подготовку при проведении следующих видов занятий, предусматривающих участие обучающихся в выполнении отдельных элементов работ, связанных с будущей профессиональной деятельностью: лекции, самостоятельная работа студента, дифференцированный зачёт.

Программой дисциплины предусмотрены следующие виды контроля:

- текущий контроль успеваемости: задачи для самостоятельного решения;
- промежуточная аттестация: дифференцированный зачёт.

Общая трудоёмкость рабочей программы дисциплины составляет 2 зачётные единицы.

- занятия лекционного типа – 32 часа;
- самостоятельная работа обучающегося в течение семестра, не включая период сессии – 38 часов;
- промежуточная аттестация (дифференцированный зачёт) – 2 часа.

Объём контактной работы обучающегося с преподавателем (занятия лекционного типа, дифференцированный зачёт) составляет 34 часа.

4. Содержание дисциплины, структурированное по темам (разделам) с указанием отведённого на них количества академических часов и видов учебных занятий.

Общая трудоёмкость дисциплины составляет 2 зачётные единицы, 72 академических часа.

№ п/п	Раздел дисциплины	Неделя семестра	Виды учебной работы, включая самостоятельную работу студентов и трудоёмкость (в часах)				Промежуточная аттестация
			Всего	Аудиторные часы	Са м. ра	Са м. ра	

				Лекции	Лабораторные занятия	Консультации в период занятий			
1	2	3	4	5	6	7	8	9	11
1	Основные характеристики ЦИС. Базовые элементы ТТЛ и КМОП ЦИС. Простейшие системы цифровой логики, способы их описания, кодирование.	1-8	26	16			10		
2	Последовательностные схемы – формальное описание и реализация на программируемой логике. Автомат Мили (англ. Mealy machine) Автомата Мура (англ. Moore machine) Элементы цифровой схемотехники	9-12	14	8			6		
3	Запоминающие устройства: классификация, принципы функционирования памяти произвольного доступа.	13-14	12	4			8		
4	ПЛИС и микропроцессоры	15-16	18	4			14		
5	Дифференцированный зачёт	17	2						2
Всего			72	32			38		2

Программа и основное содержание лекций (32 часа)

Раздел 1 Основные характеристики ЦИС. Базовые элементы ТТЛ и КМОП ЦИС (16 часов)

1. Цифровые системы, комбинаторика и простейшие логические элементы, законы булевой алгебры, КДНФ и ККНФ, кодирование, системы счисления, операции с двоичными числами: сложение, вычитание, умножение и деление, код Грея.

2. Временные характеристики логических схем и уровни переключения, допуски на шумы, понятие инверсной логики, передаточные характеристики, построение вентилях на основе ключей: инвертор, totem-pole схема, схема с открытым коллектором, схемы с третьим состоянием.

3. КМОП логика. Устройство NMOS и PMOS транзисторов с изолированным затвором, их характеристики. Схема инвертора, её переходная характеристика. Базовый вентиль И-НЕ, вентиль ИЛИ-НЕ, передаточный вентиль, вентиль с третьим состоянием. Устройство реального вентиля. Свойства КМОП микросхем, энергопотребление.

4. ТТЛ логика. Устройство биполярного транзистора, режимы работы и характеристики. Базовый вентиль 2И-НЕ, схема с открытым коллектором, схема с третьим состоянием. Ускорение за счёт диодов Шоттки. Устройство реального вентиля с пуш-пулл выходом. Свойства ТТЛ микросхем, серии ТТЛ, энергопотребление.

5. ECL, PECL и LVPECL логика. Устройство вентиля НЕ, устройство вентиля ИЛИ-НЕ. Устройство реального вентиля. Свойства ECL микросхем, область применения, энергопотребление.

Раздел 2 Последовательностные схемы - формальное описание и реализация на программируемой логике. Автомат Мили (англ. Mealy machine) Автомат Мура (англ. Moore machine) Элементы цифровой схемотехники (8 часов)

6. Автоматы Мура и Мили. Асинхронные триггеры, способы описания работы: диаграммы состояний, таблицы истинности, диаграммы Карно-Вейча. RS триггер, без учёта и с учётом задержек, запрещённые состояния. D-триггер, временная диаграмма его работы. Управление по фронтам. J-K триггер: одноступенчатая и двухступенчатые схемы. Типы триггеров, способы тактирования.

7. Устройство синхронных автоматов. Синтез автоматов по таблице состояний с помощью диаграммы Карно-Вейча. Временные характеристики синхронных автоматов.

8. Мультиплексоры, демультиплексоры и преобразователи кода. Каскадирование мультиплексоров. Реализация произвольных логических функций при помощи мультиплексоров (LUT). Передача данных по последовательному каналу при помощи мультиплексора (TDMA). Аналоговые мультиплексоры.

9. Счётчики. Асинхронный счётчик, счётчик до N, обратный счётчик. Задержки в асинхронных счётчиках, просчёты. Синхронные счётчики, временные характеристики синхронных счётчиков. Сдвиговые регистры, их временные характеристики. Реализация протокола SPI на основе сдвиговых регистров. Счётчик Джонсона. Псевдослучайные последовательности на основе сдвиговых регистров.

10. Двоичная арифметика. Элементарный сумматор. Последовательный сумматор, сумматор с последовательным переносом и сумматор с параллельным переносом, их временные характеристики. Каскадирование сумматоров с параллельным переносом, схема переноса. Устройство АЛУ. Компараторы. Умножители на основе множительно-суммирующих блоков ускоренное умножение.

Раздел 3 Запоминающие устройства: классификация, принципы функционирования памяти произвольного доступа (4 часа)

11. Запоминающие устройства. ROM, PROM. Транзистор с плавающим затвором, EPROM и EEPROM. Flash память: NOR и NAND Flash. RAM память: SRAM, DRAM, временные диаграммы, реализация Non-Volatile памяти. SDRAM, DDRAM. Каскадирование 3У.

Раздел 4 ПЛИС и микропроцессоры (4 часа)

12. ПЛИС. Варианты реализации цифровых систем, плюсы и минусы. Современный процесс разработки. LUT на основе ROM, устройство PLA, устройство PAL. Программирование PAL и PLA, JEDEC. Устройство FPGA: логические ячейки, логические блоки, блоки ввода-вывода и программируемые переключатели. Устройство CPLD. Языки программирования ПЛИС.

13. Принципы построения микропроцессоров. Управляющий блок, блок ввода-вывода и операционный блок. Шины адреса и данных.

Самостоятельная работа студентов (68 часов)

Перечень занятий на СРС	Объем, час
Изучение, повторение теоретического материала лекций в течении семестра	14
Решение задач для самостоятельной работы	24

5. Перечень учебной литературы.

1. М. Х. Джонс, Электроника – практический курс Москва: ПОСТМАРКЕТ, 1999. - 527 с. (54 экз.)
2. В. А. Прянишников, Электроника: Курс лекций / 2-е изд., испр. и доп. СПб.: Корона-Принт, 2000. - 415 с. (43 экз.)

6. Перечень учебно-методических материалов по самостоятельной работе обучающихся.

1. М. Х. Джонс, Электроника – практический курс Москва: ПОСТМАРКЕТ, 1999. - 527 с. (54 экз.)

7. Перечень ресурсов информационно-телекоммуникационной сети «Интернет», необходимых для освоения дисциплины.

7.1 Ресурсы сети Интернет

Для освоения дисциплины используются следующие ресурсы:

- электронная информационно-образовательная среда НГУ (ЭИОС);
- образовательные интернет-порталы;
- информационно-телекоммуникационная сеть Интернет.

7.2 Современные профессиональные базы данных

Не используются.

8. Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине.

8.1 Перечень программного обеспечения

Для обеспечения реализации дисциплины используется стандартный комплект программного обеспечения (ПО), включающий регулярно обновляемое лицензионное ПО Windows и MS Office.

Для обеспечения реализации дисциплины используется СУБД PostgreSQL.

8.2 Информационные справочные системы

Не используются.

9. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине.

Для реализации дисциплины используются специальные помещения:

1. Учебные аудитории для проведения занятий лекционного типа, практических занятий, курсового проектирования (выполнения курсовых работ), групповых и индивидуальных консультаций, текущего контроля успеваемости, промежуточной и итоговой аттестации.
2. Помещения для самостоятельной работы обучающихся.

Учебные аудитории укомплектованы специализированной мебелью и техническими средствами обучения, служащими для представления учебной информации большой аудитории.

Помещения для самостоятельной работы обучающихся оснащены компьютерной техникой с возможностью подключения к сети "Интернет" и обеспечением доступа в электронную информационно-образовательную среду НГУ.

Материально-техническое обеспечение образовательного процесса по дисциплине для обучающихся из числа лиц с ограниченными возможностями здоровья осуществляется согласно «Порядку организации и осуществления образовательной деятельности по образовательным программам для инвалидов и лиц с ограниченными возможностями здоровья в Новосибирском государственном университете».

10. Оценочные средства для проведения текущего контроля успеваемости и промежуточной аттестации по дисциплине.

10.1. Порядок проведения текущего контроля успеваемости и промежуточной аттестации по дисциплине

Текущий контроль успеваемости

Текущий контроль успеваемости осуществляется в ходе семестра путем решения предложенных задач. Примеры задач приведены в п. 10.3.

Промежуточная аттестация

Освоение компетенций оценивается согласно шкале оценки уровня сформированности компетенции. Положительная оценка по дисциплине выставляется в том случае, если заявленная компетенция ПК-1 сформирована не ниже порогового уровня.

Окончательная оценка работы студента в течение семестра происходит на дифференцированном зачёте. Он проводится в конце семестра по билетам в устной форме. Вопросы билета подбираются таким образом, чтобы проверить уровень сформированности компетенции ПК-1. Вывод об уровне сформированности компетенций принимается преподавателем. Оценки «отлично», «хорошо», «удовлетворительно» означают успешное прохождение промежуточной аттестации.

Соответствие индикаторов и результатов освоения дисциплины

Таблица 10.1

Индикатор	Результат обучения по дисциплине	Оценочные средства
ПК 1.1 Применяет специализированные знания в области физики при воспроизведении учебного материала с требуемой степенью научной точности и полноты.	Знать основные понятия булевой алгебры, устройство и способы производства цифровых схем различных технологий: ТТЛ, КМОП, ECL, элементы цифровой схемотехники, способы реализации запоминающих устройств, существующие технические и физические ограничения, основные современные методы обработки цифровой информации, устройство современных программируемых цифровых устройств и области их применения.	Задачи для самостоятельного решения, дифференцированный зачёт в устной форме.
ПК 1.2 Использует специализированные знания при проведении научных изысканий в избранной области	Уметь строить простые цифровые схемы.	Задачи для самостоятельного решения, дифференцированный зачёт в устной форме.

--	--	--

10.2. Описание критериев и шкал оценивания индикаторов достижения результатов обучения по дисциплине «Цифровые интегральные схемы».

Таблица 10.2

Критерии оценивания результатов обучения	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)	Уровень освоения компетенции			
		Не сформирован (0 баллов)	Пороговый уровень (3 балла)	Базовый уровень (4 балла)	Продвинутый уровень (5 баллов)
1	2	3	4	5	6
Полнота знаний	ПК 1.1	Уровень знаний ниже минимальных требований. Имеют место грубые ошибки.	Демонстрирует общие знания базовых понятий по темам/разделам дисциплины. Допускается значительное количество негрубых ошибок.	Уровень знаний соответствует программе подготовки по темам/разделам дисциплины. Допускается несколько негрубых/несущественных ошибок. Не отвечает на дополнительные вопросы.	Уровень знаний соответствует программе подготовки по темам/разделам дисциплины. Свободно и аргументированно отвечает на дополнительные вопросы.
Наличие умений	ПК 1.2	Отсутствие минимальных умений. Не умеет решать стандартные задачи. Имеют место грубые ошибки.	Продemonстрированы частично основные умения. Решены типовые задачи. Допущены негрубые ошибки.	Продemonстрированы все основные умения. Решены все основные задания с негрубыми ошибками или с недочетами.	Продemonстрированы все основные умения. Решены все основные задания в полном объеме без недочетов и ошибок.

10.3. Типовые контрольные задания и материалы, необходимые для оценки результатов обучения

Примеры задач для самостоятельного решения.

1. Оцените энергопотребление 8-битного КМОП счётчика, работающего на частоте 1 МГц и 20 МГц.
2. Разработайте схему входного турникета в метро. Входы — сигналы с трех оптопар, сигнал о срабатывании жетоноприёмника, кнопка сброса у оператора. Выходы — сигнал, управляющий воротами. С какой скоростью должен промчаться нарушитель, чтобы ваша схема не успела отработать?

3. Разработайте схему расчёта поступившей в монетоприёмник суммы. Входы — сигналы о поступлении монет номиналом 50 коп., 1 руб., 2 руб., 5 руб., 10 руб. Выход — 16-битный регистр с полученной суммой с точностью до 50 коп.

4. Разработайте схему восьмибитного порта ввода-вывода для процессора. Интерфейс — процессорная шина типа Avalon A/D шириной 16 бит, ALE, R, W, 8 ножек входа-выхода.

5. Разработайте (насколько сможете детально) схему управления DDR-памятью с автоматическим обновлением ячеек. Входы схемы — тактовая частота, RD, WR, A[16:0], D[16:0]. Обновление производите на каждый второй такт.

Примеры вопросов на дифференцированном зачёте

1. Законы булевой алгебры. КДНФ и ККНФ. Системы счисления. Сложение, вычитание, умножение и деление двоичных чисел с фиксированной запятой. (ПК-2)
2. Устройство PLA, PAL. Принципы устройства FPGA и CPLD. (ПК-1)
3. Временные и передаточные характеристики логических схем. Сравнение этих характеристик для серий КМОП, ТТЛ и ЭСЛ. (ПК-2)
4. Устройство постоянной памяти ROM. PROM, EPROM, EEPROM, Flash-память, её характеристики. (ПК-1)
5. КМОП логика. Вентили И-НЕ, ИЛИ-НЕ. Энергопотребление КМОП микросхем. (ПК-2)
6. Элементарный сумматор, последовательный сумматор. Сумматор с параллельным переносом. (ПК-1)
7. ECL и PECL логика. Вентили НЕ, ИЛИ-НЕ. Энергопотребление ECL логики. (ПК-2)
8. Устройство ЗУ типа SDRAM, DDRAM, временные диаграммы. (ПК-1)
9. TTL логика. Вентили НЕ, И-НЕ. Энергопотребление TTL логики. Ограничения TTL. (ПК-2)
10. Счётчики синхронные и асинхронные. Способы повышения скорости работы. (ПК-1)
11. RS триггер без учета и с учетом задержек. Запрещенные состояния RS триггера. (ПК-2)
12. Устройство реального КМОП вентиля. (ПК-1)
13. D-триггер, временная диаграмма его работы. J-K триггер. (ПК-2)
14. Арифметико-логические устройства. (ПК-1)
15. Мультиплексоры и демultipлексоры. LUT на основе мультиплексора. (ПК-2)
16. Схема КМОП вентиля с третьим состоянием. Схема КМОП вентиля с «открытым коллектором». (ПК-1)
17. Компараторы и умножители. (ПК-2)
18. ТТЛ вентили. Схема ТТЛ с push-pull выходом. (ПК-1)
19. Сдвиговые регистры, скорость их работы. Псевдослучайные последовательности на основе сдвиговых регистров. (ПК-2)
20. ТТЛ вентили. Схема ТТЛ с третьим состоянием. (ПК-1)
21. Триггеры с управлением по фронту. Типы управления по фронту. (ПК-2)
22. Характеристики PMOS и NMOS транзисторов, схема totem-pole. (ПК-1)
23. Автоматы Мура и Мили. Синхронные автоматы. (ПК-2)
24. Устройство биполярного транзистора, его работа в каскаде ТТЛ. (ПК-1)

Примеры задач на дифференцированном зачёте

1

Разработайте схему управления светофором (с миганием жёлтым цветом 2 раза). Входы — сигнал от таймера, поступающий раз в 3 секунды. Выходы — Красный, Желтый, Зеленый.

2

Разработайте схему цифровых часов с выводом на четыре семисегментных индикатора, работающих от кварца 32 768 Гц. Декодер из двоичного кода в сигналы, подающиеся на ножки индикатора, у вас имеется.

3

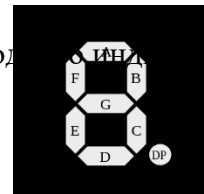
Разработайте схему выходного турникета в метро. Входы — сигналы с трех оптопар, кнопка сброса у оператора. Выходы — сигнал, управляющий воротами. С какой скоростью должен промчаться нарушитель, чтобы ваша схема не успела отработать?

4

Разработайте схему термодатчика с SPI выходом. Входы — сигнал с АЦП (8 бит), пропорциональный температуре, сигнал о готовности измерения, шина SCK. Выходы — сигнал CNVST (начало измерения), шина SDA. Длительность измерения — не более двух тактов SCK.

5

На рисунке представлено расположение сегментов семисегментного светодиода. С помощью LUT реализуйте декодер из двоичного кода в отображение цифры на индикаторе.



6

Сигналы FLASH памяти: A[0..N], WR, RD, CS, D[7..0]

Каким образом при помощи четырех микросхем FLASH памяти объёмом 128kx8 бит получить единое адресное пространство 512Kx8бит?

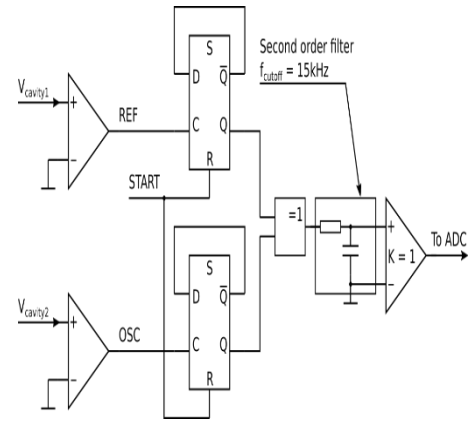
Каким образом организовать двукратное резервирование, необходимое при нахождении в радиационно-опасной зоне, как при этом детектировать ошибки?

7

На входы REF и OSC подаётся меандр одинаковой частоты и скважности, но сигналы сдвинуты по фазе. Нарисуйте временную диаграмму выхода схемы для следующих значений разницы фазы:

- 1) 45 градусов
- 2) 90 градусов
- 3) -90 градусов
- 4) 180 градусов

Есть ли способ получить аналоговый сигнал, пропорциональный разнице фаз при помощи такой схемы?



8

Разработайте схему, генерирующую на выходе сигнал ШИМ, длительность импульса которого пропорциональна поданному на вход 8-битному значению.

Пример билета на дифференцированном зачёте

1. Мультиплексоры и демультиплексоры. LUT на основе мультиплексора.
2. Схема КМОП вентиля с третьим состоянием. Схема КМОП вентиля с «открытым коллектором».
3. Практическое задание: Разработайте (насколько сможете детально) схему управления DDR-памятью с автоматическим обновлением ячеек. Входы схемы — тактовая частота, RD, WR, A[16:0], D[16:0]. Обновление производите на каждый второй такт.

Оценочные материалы по промежуточной аттестации, предназначенные для проверки соответствия уровня подготовки по дисциплине требованиям СУОС, хранятся на кафедре-разработчике РПД в печатном и электронном виде.

**Лист актуализации рабочей программы
по дисциплине «Цифровые интегральные схемы»
Направление: 03.03.02 Физика
Направленность (профиль): Физическая информатика**

№	Характеристика внесенных изменений (с указанием пунктов документа)	Дата и № протокола Учёного совета ФФ НГУ	Подпись ответственного